

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-147549  
 (43)Date of publication of application : 26.05.2000

(51)Int.Cl. G02F 1/136  
 G01N 21/88  
 G02F 1/1335  
 G09F 9/35  
 G09G 3/20

(21)Application number : 10-314149  
 (22)Date of filing : 05.11.1998

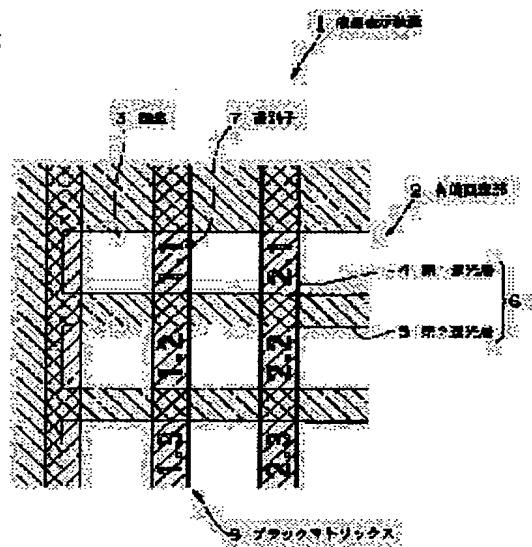
(71)Applicant : SONY CORP  
 (72)Inventor : KUKIDA NAOKO  
 IIDA MASAYUKI

## (54) LIQUID CRYSTAL DISPLAY DEVICE

## (57)Abstract:

PROBLEM TO BE SOLVED: To easily confirm a real position of a defective pixel in a pixel part in matrix when the address of the defective pixel is known beforehand by an inspection device detecting the defective pixel, etc.

SOLUTION: A liquid crystal display device 1 is provided with an effective pixel part 2 arranging the pixels 3 in matrix. A conductive first light shield layer 4 becoming a data line and a second light shield layer 5 insulated from the first light shield layer 4 are formed respectively between the pixels 3 in the vertical direction of the pixel arrangement and between the pixels 3 in the horizontal direction, so that black matrices 6 surrounding respective pixels 3 are formed. Then, the identifier 7 showing information corresponding to the address of the pixel 3 adjacent to or in the vicinity of the first light shield layer 4 is formed on a position just over or just under the first light shield layer 4 between the pixels 3 on the same layer as the second light shield layer 5 in the horizontal direction. The identifier 7 is visually confirmed by the material of the second light shield layer 5.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号  
特開2000-147549  
(P2000-147549A)

(43)公開日 平成12年5月26日 (2000.5.26)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード <sup>(参考)</sup>
G 0 2 F 1/136	5 0 0	G 0 2 F 1/136	5 0 0 2 G 0 5 1
G 0 1 N 21/88		G 0 1 N 21/88	Z 2 H 0 9 1
G 0 2 F 1/1335	5 0 0	G 0 2 F 1/1335	5 0 0 2 H 0 9 2
G 0 9 F 9/35	3 0 2	G 0 9 F 9/35	3 0 2 5 C 0 8 0
G 0 9 G 3/20	6 8 0	G 0 9 G 3/20	6 8 0 H 5 C 0 9 4

審査請求 未請求 請求項の数 3 OL (全 5 頁)

(21)出願番号 特願平10-314149

(22)出願日 平成10年11月5日 (1998.11.5)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 久木田直子

鹿児島県国分市野口北5番1号 ソニーフィルム株式会社内

(72)発明者 飯田正幸

東京都品川区北品川6丁目7番35号 ソニーフィルム株式会社内

(74)代理人 100086298

弁理士 船橋國則

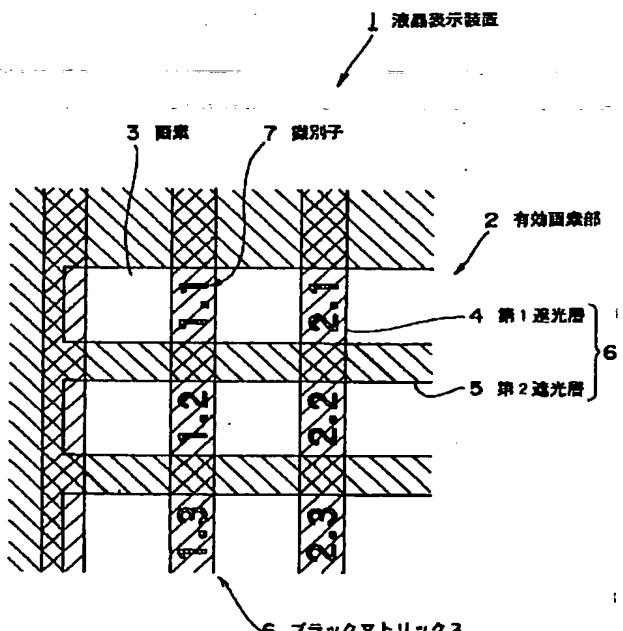
最終頁に続く

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 欠陥画素を検出する検査装置等により予め、欠陥画素のアドレスが知見されている場合、マトリックス状の画素部における実際の欠陥画素の位置を容易に確認できるようにする。

【解決手段】 液晶表示装置1は、画素3がマトリックス状に配列された有効画素部2を備え、この画素配列の縦方向の画素3、3間と横方向の画素3、3間とのそれぞれに、データ線となる導電性の第1遮光層4と、この第1遮光層4とは絶縁された第2遮光層5とのそれぞれが形成されて各画素3を囲むブラックマトリックス6が設けられたものとなっている。そして、第2遮光層5と同じ層でかつ上記の横方向の画素3、3間における第1遮光層4の直上もしくは直下の位置に、この第1遮光層4に隣接するもしくは近傍の画素3のアドレスに対応する情報を示す識別子7が第2遮光層5の材料により視認可能な形態で形成されている。



## 【特許請求の範囲】

【請求項 1】 画素がマトリクス状に配列された画素部を備え、この画素配列の縦方向の画素間と横方向の画素間とのそれぞれに、データ線となる導電性の第1遮光層と、該第1遮光層とは絶縁された第2遮光層とのそれぞれが形成されて各画素を囲むブラックマトリックスが設けられてなる液晶表示装置において、前記第2遮光層と同じ層でかつ前記横方向の画素間における第1遮光層の直上もしくは直下の位置に、この第1遮光層に隣接するもしくは近傍の画素のアドレスに対応する情報を示す識別子が前記第2遮光層の材料により視認可能に形成されていることを特徴とする液晶表示装置。

【請求項 2】 前記識別子は、各画素毎にまたは所定間隔の画素毎に形成されていることを特徴とする請求項1記載の液晶表示装置。

【請求項 3】 前記識別子は、画素のアドレスを示す数字または該数字に対応した図形であることを特徴とする請求項1記載の液晶表示装置。

## 【発明の詳細な説明】

### 【0001】

【発明の属する技術分野】 本発明は、液晶表示装置に關し、詳細にはアクティブマトリックス型の液晶表示装置に関する。

### 【0002】

【従来の技術】 通常、液晶表示装置は、有効画素部にマトリクス状に配列された画素を選択することにより画面上に表示パターンを形成している。この画素の選択方式として、個々の独立した画素電極を配列し、画素電極のそれぞれに薄膜トランジスタ等のスイッチング素子を接続して表示駆動する、いわゆるアクティブマトリックス駆動方式が知られている。

【0003】 アクティブマトリックス駆動方式（以下、アクティブマトリックス型と記す）の液晶表示装置では、マトリクス状に配列された画素のそれぞれを囲む状態にブラックマトリックスが設けられている。ブラックマトリックスは、液晶表示装置の高精細化に伴い、画素電極の周縁付近、つまり画素間にて生じるリバースチルトドメインと呼ばれる配向欠陥の領域からの光抜けを防止するために不可欠なものである。

【0004】 従来、図2に示すように、このようなブラックマトリックス6は、有効画素部2における画素配列の縦方向（垂直方向）の画素3、3間に形成されたデータ線となる第1遮光層4（図中、右斜め上のハッチングで示す部分）と、画素配列の横方向（水平方向）の画素3、3間に第1遮光層4とは絶縁された状態で形成された第2遮光層5（図中、右斜め下のハッチングで示す部分）とにより構成されている。第1遮光層4および第2遮光層5は、金属材料で形成されている。なお、図2において画素3中の（）内の数字はこの画素3のアドレス

を示している。

### 【0005】

【発明が解決しようとする課題】 ところで、上記の液晶表示装置において、表示に寄与しない画素欠陥が生じた場合に、液晶表示装置を駆動しながら欠陥を検出する検査装置を用いてその欠陥画素の位置の情報を得る、つまり欠陥画素のアドレスを知ることは容易である。しかしながら、欠陥画素のアドレスが正確に判ったとしても、10万画素以上あるマトリクス状の有効画素部において、実際の欠陥画素の正しい位置（アドレス）を確認することは極めて困難である。

【0006】 このため、図3に示すように、有効画素部2以外の例えば水平方向のシフトレジスタ8中、垂直方向のシフトレジスタ9中のそれぞれに、データ線等で使用している金属材料を用いて、画素3の水平方向、垂直方向のアドレスをパターニングしてアドレスマーク10を形成することにより、アドレスの視認を容易にする方式が提案され、採用されている。

【0007】 ところが、この方式をもってしても、例えば欠陥のある画素位置が、有効画素部3の中央付近であった場合等では、アドレスマーク10と欠陥画素の位置とが離れてしまうため、位置の確認が難しいのが現状である。

### 【0008】

【課題を解決するための手段】 そこで、上記課題を解決するために本発明に係る液晶表示装置は、画素がマトリクス状に配列された画素部を備え、この画素配列の縦方向の画素間と横方向の画素間とのそれぞれに、データ線となる導電性の第1遮光層と、この第1遮光層とは絶縁された第2遮光層とのそれぞれが形成されて各画素を囲むブラックマトリックスが設けられてなるものにおいて、第2遮光層と同じ層でかつ上記の横方向の画素間における第1遮光層の直上もしくは直下の位置に、この第1遮光層に隣接するもしくは近傍の画素のアドレスに対応する情報を示す識別子が第2遮光層の材料により視認可能に形成された構成となっている。

【0009】 上記発明では、画素配列の横方向の画素間における第1遮光層の直上もしくは直下の位置に、この第1遮光層に隣接するもしくは近傍の画素のアドレスに対応する情報を示す識別子が視認可能に設けられているため、欠陥画素を検出する検査装置等により予め、欠陥画素のアドレスが知見されていれば、このアドレスに対応する識別子を視認することにより、マトリクス状の画素部における実際の欠陥画素の位置が容易に確認される。また第1遮光層の直上もしくは直下の位置に識別子が設けられているため、開口率を低下させる等のように液晶表示装置の性能に影響を及ぼさない。しかも、第2遮光層と同じ層でかつ第2遮光層の材料により識別子が形成されていることから、識別子の形成が第2遮光層の形成と同時に行われるものである。よって、工程数の増

加も防止しつつ形成されるものとなる。

#### 【0010】

【発明の実施の形態】以下に本発明の実施形態を図面に基づいて説明する。図1は本発明に係る液晶表示装置の一実施形態を示す概略平面図である。図1に示すように本実施形態の液晶表示装置1は、多数の画素3、3…がマトリクス状に配列された有効画素部2において、有効画素部2に形成されたブラックマトリックス6に、画素3のアドレスに対応する情報を示す識別子7が形成されている点で従来と相違している。

【0011】すなわち、液晶表示装置1では、従来と同様に、マトリクス状の有効画素部2において、画素配列の縦方向（垂直方向）の画素3、3間に形成されたデータ線となる導電性の第1遮光層4と、画素配列の横方向（水平方向）の画素3、3間に第1遮光層4とは絶縁された状態で形成された第2遮光層5とからブラックマトリックス6が形成されている。一方、第2遮光層5と同じ層でかつ画素配列の横方向の画素3、3間における第1遮光層4の直上もしくは直下の位置に識別子7が形成されている。

【0012】識別子7は、識別子7が形成されている第1遮光層6に隣接する画素3もしくは近傍の画素3のアドレスに対応する情報を示したものであり、例えば顕微鏡等によって視認可能に形成されている。また、上記したように第2遮光層5と同じ層にて形成されるとともに、第2遮光層5の材料で形成されたものとなっている。

【0013】本実施形態では、第1遮光層4および第2遮光層5がそれぞれ、例えば金属クロムやチタン、ニッケル等の金属材料で形成されており、また各画素3毎に、これに隣接する第1遮光層4に識別子7が形成されている。また識別子7は、例えば”1.1”、“2.1”…のような画素3、3…のそれぞれアドレスを示す数字からなっている。

【0014】なお、図示を省略しているが、本実施形態の液晶表示装置1においても従来と同様、対向する基板の一方の内面に、ブラックマトリックスを構成する第1遮光層であるデータ線が、基板の縦方向に間隔をあけて形成されているとともに、基板の横方向にゲート配線が間隔をあけて形成されている。また、これら第1遮光層であるデータ線とゲート配線とにより囲まれた各画素領域内に、スイッチング素子であるトランジスタ、補助容量線、トランジスタのゲート電極ともなるゲート線、画素電極等が設けられている。

【0015】そしてこの基板の内面に、第1遮光層4と絶縁膜を介して第2遮光層5が設けられている。例えば、ゲート配線を挟んで隣接する画素領域にて、一方側の画素領域のそのゲート配線側にトランジスタやゲート線等が形成され、他方側の画素領域の上記ゲート配線側に補助容量線が設けられ、その他の部分に画素電極が形

成されている場合、トランジスタ等が形成された部分への光の透過を防止すべく、第2遮光層5はゲート配線や補助容量線、ゲート線等に重なるようにゲート配線に沿って形成されている。

【0016】また、上記の基板に対向する基板の内面には、カラーフィルタや対向電極等が形成されており、これら基板間に液晶層が設けられたものとなっている。

【0017】この液晶表示装置1において識別子7の形成は、第2遮光層5を形成する際に同時にを行う。すなわち、スパッタリング法等を用いて基板上に第2遮光層5の形成用材料からなる膜を形成し、次いでリソグラフィおよびエッチング技術によってこの膜をパターニングしてデータ線である第2遮光層5を形成する際、横方向の画素3、3間における第1遮光層4の直上もしくは直下となる位置に識別子7を形成する。

【0018】ここで、カラーフィルタ等が形成された基板が光透過性のある例えばガラス等の基板で形成されている場合、第1遮光層4の直上の位置に識別子7が形成されれば、その基板上から基板を通して識別子7そのものを顕微鏡等で観察することができる。またこの場合、第1遮光層4の直下の位置に識別子7が形成されても、識別子7の形状に沿うように第1遮光層4を形成することにより、この第1遮光層4を観察することで識別子7を視認することができる。またトランジスタ等が形成された基板も光透過性のある基板で形成されれば、第1遮光層4の直下の位置に識別子7が形成されると、この基板上から基板を通して識別子7そのものを顕微鏡等で観察することができる。

【0019】上記のように液晶表示装置1では、画素配列の横方向の画素3、3間における各第1遮光層4の直上もしくは直下の位置に、この第1遮光層4に隣接する画素3のアドレスの数字からなる識別子7が視認可能に設けられている。つまり各画素3毎にこれに隣接する第1遮光層4に識別子7が設けられている。このため、多数の画素3、3…のうち欠陥画素を検出する検査装置等により予め、欠陥画素のアドレスが知見されれば、このアドレスに対応する識別子7を顕微鏡等を用いて視認することにより、マトリクス状の有効画素部2における実際の欠陥画素の位置を容易に確認することができる。

【0020】また識別子7が設けられている第1遮光層4の直上もしくは直下の位置は、遮光領域であることから、識別子7が設けられることによって開口率が低下する等のように液晶表示装置1の性能に影響を及ぼすことがない。しかも、第2遮光層5と同じ層でかつ第2遮光層5の材料により識別子7が形成されており、上記したように識別子7の形成が第2遮光層5の形成と同時に行われるため、工程数も増えることがない。

【0021】したがって、本実施形態によれば、製造歩留りの低下や製造コストの上昇を防止しつつ、マトリク

クス状の有効画素部2における実際の欠陥画素の位置を容易に確認できる液晶表示装置1を実現できので、画素欠陥の解析効率の向上を図ることができる。

【0022】なお、本実施形態では、識別子が画素のアドレスを示す数字からなる場合について述べたが、画素のアドレスの情報を示すものであればよく、この例に限定されない。例えば、画素のアドレスを示す数字に1対1で対応する何らかの図形であってもよい。また、各画素毎に識別子を形成した例を説明したが、例えば10画素毎といったように、簡単に視認可能な既定の間隔の画素毎に識別子を設けることも可能である。

【0023】さらに本実施形態では、液晶表示装置の対向する基板の例えばトランジスタ側の基板の内面に第1遮光層とともに第2遮光層が形成されてブラックマトリックスが設けられているとしたが、トランジスタ側の基板に第1遮光層が形成され、これと対向するカラーフィルタ側の基板に第2遮光層が形成されてブラックマトリックスが構成された液晶表示装置にも、本発明を適用できるのはもちろんである。

【0024】

【発明の効果】以上説明したように本発明に係る液晶表示装置によれば、画素配列の横方向の画素間における各第1遮光層の直上もしくは直下の位置に、この第1遮光層に隣接する画素のアドレスの数字からなる識別子が視認可能に設けられているので、欠陥画素を検出する検査装置等により予め、欠陥画素のアドレスが知見されていれば、マトリックス状の画素部における実際の欠陥画素の位置を容易に確認することができる。したがって、画素欠陥の解析効率の向上を図ることができる。

#### 【図面の簡単な説明】

【図1】本発明に係る液晶表示装置の一実施形態を示す概略平面図である。

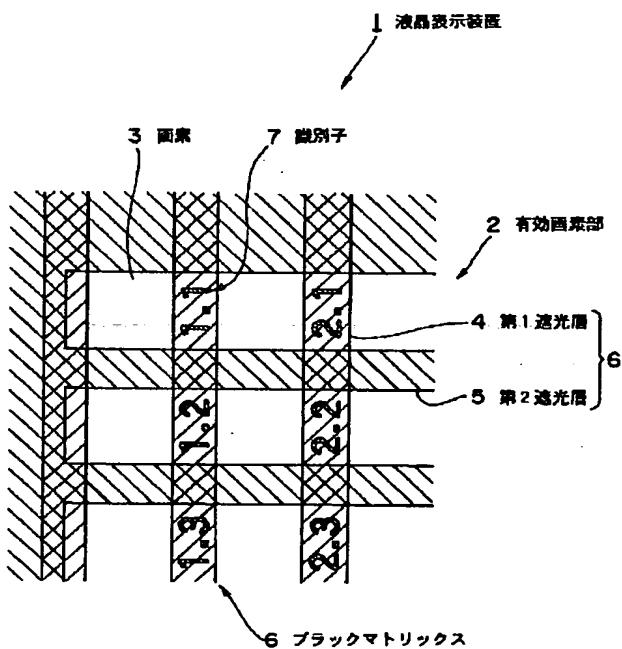
【図2】ブラックマトリックスの形成状態を示す平面図である。

【図3】従来の液晶表示装置に設けられたアドレスマークの一例を示す概略平面図である。

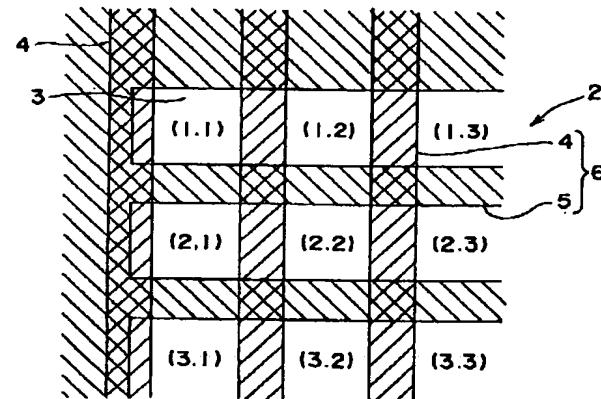
#### 【符号の説明】

1…液晶表示装置、2…有効画素部、3…画素、4…第1遮光層、5…第2遮光層、6…ブラックマトリックス、7…識別子

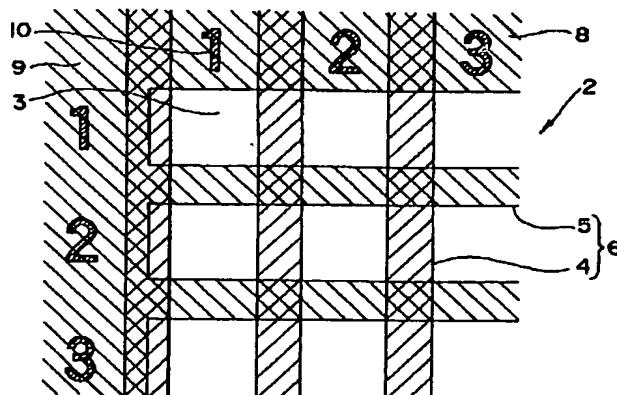
【図1】



【図2】



【図3】



プロントページの続き

Fターム(参考) 2C051 AA73 AC22 CA11 ED07 ED09  
2H091 FA35Y FB08 FC26 GA13  
LA03 LA12  
2H092 JB52 JB54 JB64 JB68 MA05  
MA13 MA17 NA13 NA30 PA08  
PA09  
5C080 AA10 BB05 DD15 EE32 FF11  
JJ01  
5C094 AA41 AA43 BA02 BA43 CA19  
ED15

BEST AVAILABLE COPY